

DIALOG(R)File 347:JAPIO  
(c) 1998 JPO & JAPIO. All rts. reserv.

01180754  
SEMICONDUCTOR IC DEVICE

PUB. NO.: 58-118154 [JP 58118154 A]  
PUBLISHED: July 14, 1983 (19830714)  
INVENTOR(s): ICHIKAWA MATSUO  
APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or  
Corporation), JP (Japan)  
APPL. NO.: 57-001163 [JP 821163]  
FILED: January 07, 1982 (19820107)  
INTL CLASS: [3] H01L-029/78; H01L-029/04  
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)  
JAPIO KEYWORD:R096 (ELECTRONIC MATERIALS -- Glass Conductors); R097  
(ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS)  
JOURNAL: Section: E, Section No. 203, Vol. 07, No. 229, Pg. 31,  
October 12, 1983 (19831012)

#### ABSTRACT

PURPOSE: To prevent an impurity diffusion from an insulation substrate, by super posing an Si or an amorphous Si via vapor grown SiO(sub 2) or Si(sub 3)N(sub 4) or the both on the insulation substrate.

CONSTITUTION: Between the substrate 21 of glass, ceramic, etc. and an N type poly Si layer 22, the vapor grown SiO(sub 2) film 30 is formed 200-3,000 angstroms approximately As well as SiO(sub 2), Si(sub 3)N(sub 4) or a laminated film of the both can be used. In this constitution, by a heat treatment performed in a later process, the impurity diffusion, from the substrate 21 into the poly Si (or amorphous Si) layer 22, is prevented, and thus the leak based thereon between P source drain 23 is not generated resulting in the improvement of the yield.

## ⑫ 公開特許公報 (A)

昭58—118154

⑤ Int. Cl.<sup>3</sup>  
H 01 L 29/78  
// H 01 L 29/04

識別記号

庁内整理番号  
7377—5F  
7514—5F

⑬ 公開 昭和58年(1983)7月14日

発明の数 1  
審査請求 未請求

(全 3 頁)

## ⑭ 半導体集積回路装置

⑯ 特 願 昭57—1163  
⑰ 出 願 昭57(1982)1月7日  
⑱ 発 明 者 市川松雄  
諏訪市大和3丁目3番5号株式

会社諏訪精工舎内  
⑲ 出 願 人 株式会社諏訪精工舎  
東京都中央区銀座4丁目3番4号  
⑳ 代 理 人 弁理士 最上務

## 明 細 書

## 第一項記載の半導体集積回路装置。

## 1 発明の名称 半導体集積回路装置

## 2 特許請求の範囲

(1) 絶縁基板上に多結晶シリコン、又はアモルハスシリコンを形成し、該多結晶シリコン、又は該アモルハスシリコンを基板として電界効果トランジスタを形成してなる半導体集積回路装置において該多結晶シリコン、又は該アモルハスシリコンと該絶縁基板の間に気相成長の絶縁膜を形成した事を特徴とする半導体集積回路装置。

(2) 該絶縁膜として気相成長の $SiO_2$ 膜を用いた事を特徴とする特許請求第一項記載の半導体集積回路装置。

(3) 該絶縁膜として気相成長の $Si_3N_4$ 膜を用いた事を特徴とする特許請求第一項記載の半導体集積回路装置。

(4) 該絶縁膜として気相成長の $SiO_2$ 膜、及び $Si_3N_4$ 膜の両者を用いた事を特徴とする特許請求

## 3 発明の詳細な説明

本発明は絶縁基板上に多結晶シリコン、又はアモルハスシリコンを形成して基板として用いて、電界効果トランジスタを形成してなる半導体集積回路装置に関する。

最近、微細化よりはチップの大型化を必要とする大規模集積回路装置の開発が要求されだしてきている。このような大規模集積回路装置は特性についてきびしい要求はなく、むしろ歩留とコストに強い要求がある場合がある。その場合は、シリコン単結晶基板を用いるよりも、絶縁基板上に形成された多結晶シリコン、又はアモルハスシリコンを用いる。いわゆる、薄膜トランジスタを内蔵する集積回路装置が各方面で開発されはじめてきている。おもに表示装置に使用され、特に液晶表示用に使用されようとしている。

このような大規模集積回路装置は、大規模化とコストダウンが大きなテーマとなるが、ネックと

なる問題点がいくつか発生している。そのほとんどはトランジスタ特性の問題である。その中で、特に大きな問題はソース、ドレイン間のリークである。ソース、ドレイン間の異常リーク現象の原因について、第1図と第2図に例を示し発下に説明する。

第1図に示すように、1はガラス基板、2はN型の多結晶シリコン、3はP<sup>+</sup>拡散層、4はゲート酸化膜、5は多結晶シリコン電極、6はライト酸化膜、7はリンガラス膜、8はAl配線、9はパシベーション膜である。このような素子を形成するためには熱処理が加わるため、1のガラス基板中に含有される3族及び2族の元素がN型多結晶シリコン中へ拡散してきて、薄いP型化したP型多結晶シリコン層10を形成する。この層が出現するとソース及びドレインのP<sup>+</sup>拡散層同士のバイパスになり、リークの原因となる。リークの発生要因としては、多結晶の中に存在するジャンクションという事による接合の不完全性によるリーク、及び汚れによるリーク、単位によるリーク等があるが、大きなリ

ーク電流の発生及びバラツキに關する要因としては基本的なものである。

第2図にはガラス基板中に5族及び6族の元素が含まれている場合の例である。

第2図に示すように、11はガラス基板、12はP型の多結晶シリコン、13はN<sup>+</sup>拡散層、14はゲート酸化膜、15は多結晶シリコン電極、16はライト酸化膜、17はリンガラス膜、18はAl配線、19はパシベーション膜である。第1図と同様、熱処理が加わると、ガラス基板11中に含有される5族及び6族の元素がP型多結晶シリコン中へ拡散してきて薄いN型化したN型多結晶シリコン層20を形成する。この層が出現するとソース及びドレインのN<sup>+</sup>拡散層同士のバイパスになり、リークの原因となる。

本発明は以上のような欠点を改良したもので、本発明の目的は絶縁基板から多結晶シリコン、又はアモルファスシリコン中への不純物の拡散をふせぎ、ひいてはソース、ドレイン間及びその他のリークをなくす事にある。

本発明の他の目的は本発明の説明の中でおのずと明らかとなるであろう。

第3図に例を挙げ、以下に本発明について説明する。

第3図に示すように、21はガラス基板、22はN型の多結晶シリコン、23はP<sup>+</sup>拡散層、24はゲート酸化膜、25は多結晶シリコン電極、26はライト酸化膜、27はリンガラス膜、28はAl配線、29はパシベーション膜である。又、30は気相成長のSiO<sub>2</sub>膜である。

本発明の例のようにガラス基板と多結晶基板の間に気相成長のSiO<sub>2</sub>膜を200Å〜3000Å又はそれ以上の厚みの膜を形成すると、あとでほどこされる熱処理によつて不純物が多結晶シリコン基板、又はアモルファスシリコン基板中へ拡散される事もなくなり、それによつておこるリークも発生しなくなる。

本発明の例としてN型の多結晶シリコンを用いた場合について示したが、P型の多結晶シリコンの場合や、イントリンシックの多結晶シリコンの

場合でも同様であり、アモルファスシリコンを用いた場合でも同様である。

又、本発明の例では気相成長のSiO<sub>2</sub>膜について示したが、気相成長のSi<sub>3</sub>N<sub>4</sub>膜及び気相成長のSiO<sub>2</sub>膜と気相成長のSi<sub>3</sub>N<sub>4</sub>膜の多層の膜、さらに他の気相成長の膜でも同様である。

又、本発明では基板としてガラス基板を用いた例について示したが、セラミック基板や他の絶縁膜基板でも同様である。

#### 4. 図面の簡単な説明

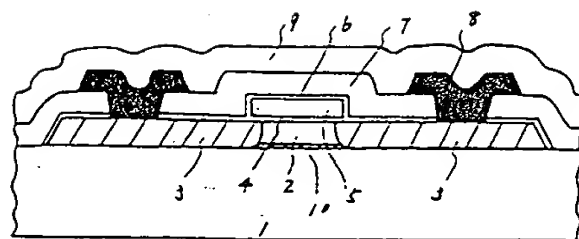
第1図及び第2図は、従来の方法による半導体集積回路装置の断面略図

第3図は、本発明の方法による半導体集積回路装置の断面略図。

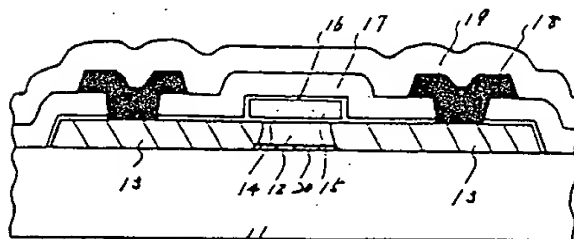
以 上

出願人 株式会社諏訪精工舎

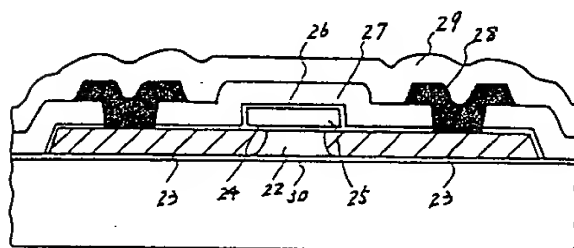
代理人 井理士 最 上 研



第 1 図



第 2 図



第 3 図